

## OpenTLM : Outils pour les Systèmes sur Puce virtuels

### Contexte

Aujourd'hui les systèmes sur puce (SoC - System-on-Chip) nécessitent des efforts de développement considérables à la fois pour la partie logicielle et la partie matérielle.

Les développeurs de logiciel sont très dépendants du matériel et sont obligés, pour commencer leurs tests logiciels, d'attendre la disponibilité d'un prototype fonctionnel (ex. circuit sur carte), c'est-à-dire après la fin du projet du circuit.

Pour gagner en compétitivité, il est donc crucial de réduire ce délai et permettre aux développeurs de travailler le plus rapidement possible sur une plateforme virtuelle (simulateur).

### Partenaires

#### Grandes entreprises

STMicroelectronics - Silicomp - Thomson

#### PME

Keesda

#### Laboratoires de recherche

CEA Leti - INRIA - Verimag - TIMA

### Chiffres clés

Budget : 14 M€

Durée : 4 ans

Effort total : 90 personnes x an

### Innovation

SystemC et son extension TLM (deux standards mondiaux portés par STMicroelectronics) permettent de décrire des SoC et des systèmes électroniques à plus haut niveau d'abstraction que les langages de type VHDL/Verilog RTL.

OpenTLM a pour objectif de rendre le standard TLM (Transaction Level Modeling) accessible aux développeurs de logiciel (embarqué sur circuit SoC et/ou système électronique), qui ne sont pas experts en modélisation du matériel.

Utilisées à des fins de simulation rapide de la plateforme matérielle, ces descriptions de haut niveau servent également à évaluer l'efficacité d'une architecture, à en vérifier les fonctionnalités matérielles voire, dans certains cas, à générer des sous-ensembles du circuit lui-même (RTL).

